

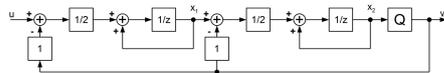


Lloyd Beeler

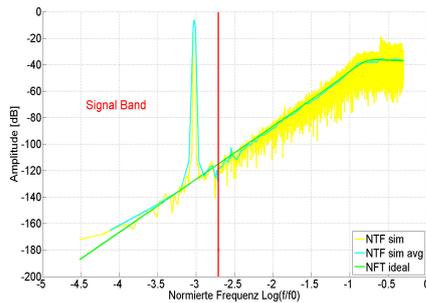
Diplomand	Lloyd Beeler
Examinator	Prof. Guido Keel
Experte	Prof. Guido Keel
Themengebiet	Sensor, Actuator and Communication Systems

Projekt Arbeit 1

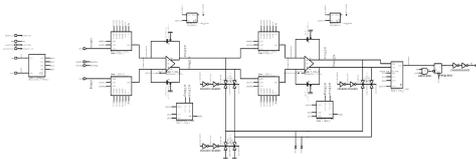
Entwicklung eines Delta Sigma Modulators 2. Ordnung



Signalflussdiagramm des eingesetzten DSM 2. Ordnung mit ein Bit Quantisierer



Noise Transfer Function (NTF) des DSM



Schema des DSM

Aufgabenstellung: Die Projekt Arbeit umfasst das Entwickeln eines Analog Digital Wandlers. Er soll in der Lage sein ein Audio Signal in CD-Qualität wandeln zu können. Als Analog Digital Wandler Typ ist ein Delta Sigma Modulator einzusetzen. Der Analog Digital Wandler soll in einem ASIC (Application Specific Integrated Circuit) Implementiert werden. Verwendet wird der Standard XH035 (350nm Technologie) Prozess von XFAB. Das Schema ist mit der am IMES eingesetzten Software Tanner S-Edit zu zeichnen, damit in einer weiteren Arbeit das Schema mit Hilfe von Tanner L-Edit in ein Layout weiter verarbeitet werden kann. Der fertige Prototyp wird von XFAB in einem MPW (Multi Project Wafer) Run hergestellt.

Vorgehen: Die Arbeit wurde in zwei Etappen aufgeteilt. In einer ersten Phase wurde der Delta Sigma Modulator entworfen und gezeichnet. In der zweiten Phase wurden alle nötigen Zusatz-Komponenten für die Funktion des gesamten Analog Chips entwickelt. Begonnen wurde mit einem MatLab Simulink Modell, um eine geeignete Struktur für den Delta Sigma Modulator zu finden. Um die Anforderungen mit einer möglichst einfachen Modulator Struktur optimal erfüllen zu können, wurde ein Delta Sigma Modulator zweiter Ordnung in Boser Wooley Struktur gewählt. Das MatLab Simulink Modell wurde weiter verwendet, um das gezeichnete Schema mit dem idealen Mathematischen Modell vergleichen zu können. Als der Delta Sigma Modulator befriedigende Resultate lieferte, wurde mit der Entwicklung der restlichen Komponenten wie Referenz Part und Ausgangsbuffer des Analog Chips begonnen. Jeder dieser Komponenten wurde separat gezeichnet und getestet. Erst als alle Komponenten die gewünschte Funktion erfüllten, wurde der Analog Chip zu einem Ganzen zusammengesetzt und erneut ausgetestet.

Ergebnis: Damit eine Auflösung von 16 Bit erreicht werden kann, muss der Delta Sigma Modulator eine SNR (Signal to Noise Ratio) von mindestens 98dB aufweisen. Das ideale Modell des eingesetzten Delta Sigma Modulators sagt eine SNR von 106dB voraus, was den Forderungen mehr als genügt. Die Simulation des realen Delta Sigma Modulators weist mit etwas Umrechnung einen sehr ähnlichen Wert auf und es kann davon ausgegangen werden, dass der Delta Sigma Modulator die 16 Bit Auflösung erreichen wird.