

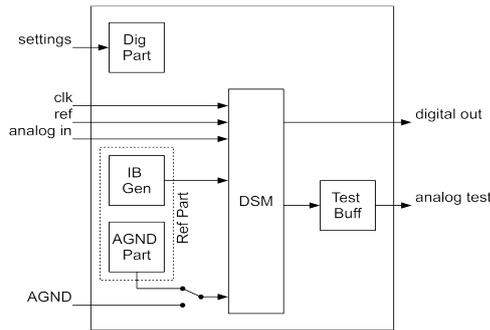


Lloyd Beeler

Diplomand	Lloyd Beeler
Examinator	Prof. Guido Keel
Experte	Prof. Guido Keel
Themengebiet	Sensor, Actuator and Communication Systems

Projektarbeit Zwei

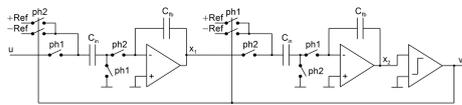
Implementieren eines Delta Sigma Modulators 2. Ordnung



Prinzip Blockdiagramm des Chips

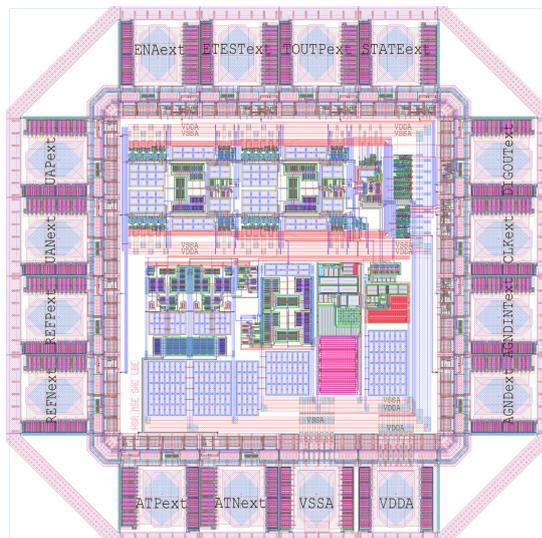
Ausgangslage: Die Projektarbeit Zwei baut direkt auf der Projektarbeit Eins auf. Die in der Projektarbeit Eins entwickelte Delta Sigma Modulator Schaltung soll nun in einem Chip mit 350nm Technologie Implementiert werden. Alle die dafür nötigen Arbeitsschritte sind Umfang der Projektarbeit Zwei. Dies umfasst das Aufsetzen des Designprozesses, sowie das Zeichnen und Überprüfen des Layouts.

Vorgehen: Begonnen wurde mit dem Aufsetzen des Designprozesses. Damit ein neues Layout möglichst einfach erstellt werden kann, wurde ein Layout Template entsprechend der eingesetzten Technologie eingerichtet. Anschliessend wurde das Layout des Delta Sigma Modulators gezeichnet und überprüft. Im Laufe des Layout-Zeichnens wurden ein paar Probleme der Schaltung gefunden, die während der Entwicklungsphase nicht entdeckt wurden. Durch Verbessern und Anpassen der Schaltung konnten diese Mängel jedoch problemlos behoben werden. Nach Vollendung des Layouts wurde eine Extraktion des Layouts in eine simulierfähige Netzliste durchgeführt, um die Funktionstüchtigkeit des Layouts überprüfen zu können. Die Resultate fielen gut aus und es bedurfte keiner Anpassung des Layouts. Abschliessend wurde das Top Layout in ein GDS2 File exportiert und nochmals überprüft, bevor es der FAB zur Herstellung übergeben wurde.



Ergebnis: Das Layout konnte problemlos in einem quadratischen 16 Pin Padframe untergebracht werden und benötigt eine Dice Fläche von 1191x1191µm. Die Simulation des extrahierten Layouts ergaben die gleichen SNR Werte von 100dB, wie die des simulierten Schemas. Es kann deshalb davon ausgegangen werden, dass die, durch das Layout eingefügten Nicht-Idealitäten, einen unbedeutenden Einfluss auf die Funktion der Schaltung haben.

Vereinfachtes Single Ended Schema des Delta Sigma Modulators



Layout des Chips