



Daniel EFREM



Alexandr Zvyagin

Studenten	Daniel EFREM, Alexandr Zvyagin
Examinatoren	Prof. Dr. Paul Zbinden, Lukas Leuenberger
Themengebiet	Mikroelektronik
Projektpartner	Dr. Fritz Faulhaber GmbH & Co. KG, D - Schönau

Advanced Hall Sensor

Signalverarbeitung mittels FPGA

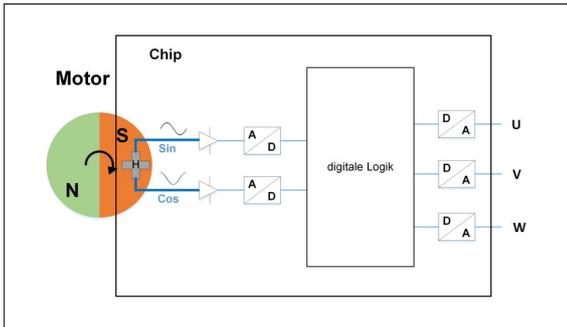


Abb. 1: Neuer Ansatz

Aufgabenstellung: Das deutsche Unternehmen, Dr. Fritz Faulhaber GmbH & Co. KG ist ein führender Anbieter im Bereich der Miniatur- und Mikroantriebstechnik. Aktuell werden für die Winkelmessung der Motoren drei magnetsensitive Sensoren benötigt. Magnete, welche mit der Motorenachse drehen, modulieren das Magnetfeld proportional zum Winkel. Aufgrund hoher Genauigkeitsanforderung stossen aktuelle Messprinzipien sowie die Herstellung und Platzierung der Sensoren an ihre Grenzen. Um den Wartungsaufwand und die Teilevielfalt zu verringern, soll ein neuer Chip entwickelt werden. In diesem Chip sind sämtliche Sensoren integriert. Ziel dieser Arbeit ist, die digitale Logik für diesen neuen Chip zu entwickeln. Dabei sollen erneut drei Signale generiert werden, um dem alten System zu entsprechen. Somit können die aktuellen Auswertungssysteme der Motoren weiterverwendet werden. Zusätzlich soll die Phase jedes generierten Signals variabel eingestellt werden können, um bezüglich der Sensorposition und Magnetausrichtung alle Freiheiten zu haben. Mithilfe einer grafischen Benutzeroberfläche soll die digitale Logik konfiguriert werden.

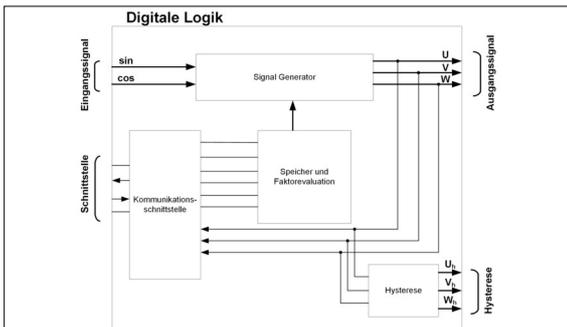


Abb. 2: Aufbau der digitalen Logik

Vorgehen: Zuerst wurde ein geeigneter Algorithmus evaluiert. Dieser generiert aus den Signalen der internen Sensoren ein neues Signal. Des Weiteren kann die Phase des generierten Signals mithilfe des Algorithmus beliebig angepasst und variiert werden. Nach erfolgreich durchgeführten Simulationen konnte der Algorithmus mittels der Hardware Sprache VHDL implementiert und darauffolgend getestet werden. Faktoren, welche für die Berechnung benötigt werden, werden im Chip abgespeichert. Durch die effiziente Nutzung des Algorithmus können drei Signale generiert werden. Die Ergebnisse stimmten mit den erwarteten Werten überein. In einem weiteren Schritt wurde die Kommunikationsschnittstelle implementiert, um die Phasen variabel einzustellen. Schliesslich wurde die grafische Benutzeroberfläche mit dem Programm Matlab geschrieben.

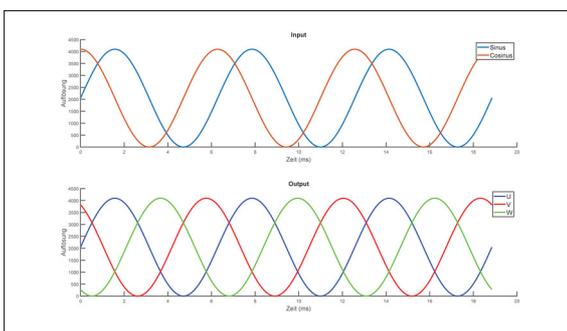


Abb. 3: Berechnung der drei Ausgangssignale

Ergebnis: Durch laufende Implementierung der durch Tests aufgezeigten Optimierungsmöglichkeiten erfüllt das Hardware design die in der Aufgabenstellung gestellten Anforderungen. Die drei Signale konnten generiert werden und haben den erwarteten Werten entsprochen. Aufgrund der Berechnung mit dem Algorithmus sind die Ausgangssignale gegenüber dem Eingang der digitalen Logik zeitverzögert. Dieser Verzögerung kann durch weitere Optimierungen entgegengewirkt werden. Mithilfe der grafischen Benutzeroberfläche können die Phasen der drei Signale konfiguriert werden.