



Sébastien Monn

Diplomand	Sébastien Monn
Examinator	Prof. Dr. Paul Zbinden
Experte	Robert Reutemann, Miromico AG, Zürich
Themengebiet	Mikroelektronik
Projektpartner	Photonfocus AG, Lachen, Schwyz

De-Bayering Algorithmus für FPGA

Realisierung eines Interpolations-Algorithmus auf einem FPGA

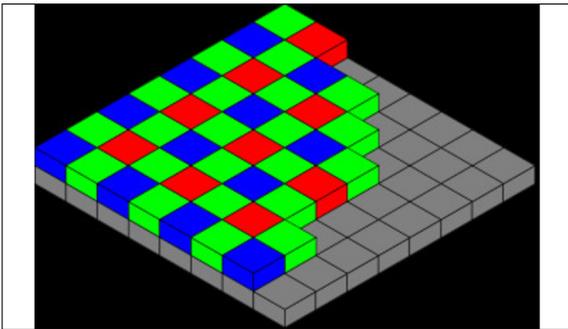


Abbildung 1: Das Bayer-Pattern auf einem Kamerasensor

Einleitung: Die Photonfocus AG entwickelt und produziert CMOS-Kameras für die industrielle Bildverarbeitung. Die Pixel der Bildsensoren empfangen und sammeln die Photonen und wandeln sie in Elektronen um. Die gesammelten Elektronen werden Pixel für Pixel aus dem Sensor ausgelesen, woraus ein digitales Graustufen-Bild entsteht. Bei Farbsensoren ist meist ein Bayer-Filter-Array auf der Pixelmatrix aufgebracht (gemäss Abbildung 1). Dadurch wird pro Pixel nur eine Farbe erfasst. Der De-Bayering Prozess interpoliert die fehlende Pixelwertinformation für jeden Farbkanal, so dass daraus ein RGB-Bild in voller Auflösung entsteht.

Ziel der Arbeit: Ein FPGA ist auf jedem Kamerasystem der Photonfocus vorhanden. Dieses liest den Kamerasensor aus, bearbeitet die Daten und leitet sie an einen Host-PC weiter. Hierbei soll ein Debayerblock für das FPGA erstellt werden, welcher folgende Anforderungen erfüllt:

- die Anzahl der zu berechnenden Pixel pro Clockzyklus soll mit Generic Parametern definiert werden
- die Kompatibilität mit den bisherigen Steuersignalen des FPGA soll erhalten bleiben
- die Berechnung der Pixel soll stream-based erfolgen
- das Debayering soll während dem Betrieb ein- und ausschaltbar sein

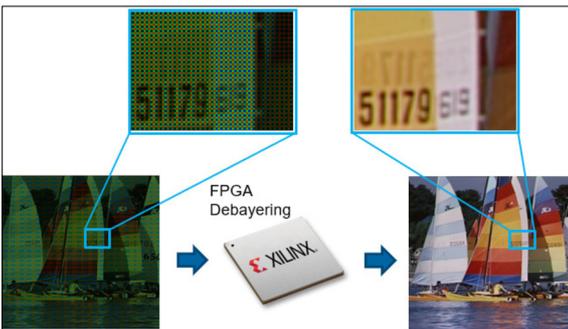


Abbildung 2: Vorgang des Debayering

Ergebnis: Als Algorithmus wurde der "Variable Number of Gradients" verwendet. Dies ist ein adaptiver Algorithmus. Er verwendet 8 Gradienten in alle Himmelsrichtungen, um die Kanteninformationen im Bild zu berücksichtigen. Der Algorithmus wurde in dem FPGA in einer Pipelinestufe realisiert. Jeder Block in dieser Stufe stellt einen Rechenschritt des Algorithmus dar.



Abbildung 3: Pipelinestufe des realisierten Algorithmus und benötigte Rechenzyklen